

E6120 ⑤

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-311967

(43)Date of publication of application : 07.11.2000

(51)Int.Cl.

H01L 23/12

H05K 1/09

(21)Application number : 2000-039737

(71)Applicant : HITACHI LTD

(22)Date of filing : 14.02.2000

(72)Inventor : NARIZUKA YASUNORI  
ITO MITSUKO  
YAMAGUCHI YOSHIHIDE  
TENMYO HIROYUKI

(30)Priority

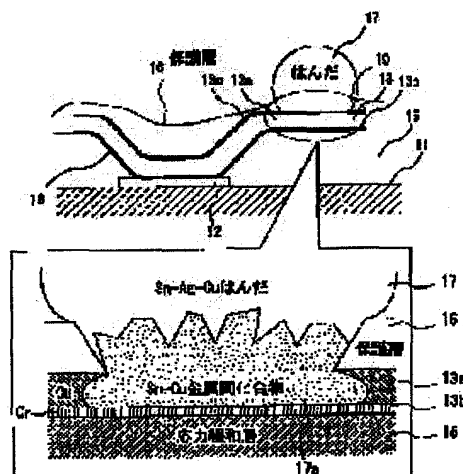
Priority number : 11049450 Priority date : 26.02.1999 Priority country : JP

## (54) WIRING BOARD AND ITS MANUFACTURE, SEMICONDUCTOR DEVICE AND ITS MANUFACTURE, AND ELECTRONIC EQUIPMENT

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To obtain an inexpensive, high-density wiring board with high connection reliability by forming solder for external connection into diffusion alloying for a Cu layer in wiring extending to the Cr or Ti layer for connection.

**SOLUTION:** A Cr or Ti layer 13b is used as an adhesion layer and a solder diffusion prevention layer, and at the same time a Cu layer 13a that is a material with the lowest resistance practically is applied as a covering layer for preventing oxidation. Then, a wiring material is composed by laminating Cr/Cu/ Cr or Ti/Cu/Cr, the partial Cu layer 13a of the lamination wiring is exposed, and the part is used as a soldering electrode as it is. However, for that purpose, solder 17 containing Sn needs to securely reach a lower-layer Cr or Ti layer 13b that is an adhesion layer through the Cu layer 13a at the stage of a soldering process, thus easily obtaining a high-density wiring board with high connection reliability considering electrical characteristics.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2000-311967  
(P2000-311967A)

(43) 公開日 平成12年11月7日 (2000. 11. 7)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード* (参考)
H 0 1 L 23/12		H 0 1 L 23/12	L 4 E 3 5 1
H 0 5 K 1/09		H 0 5 K 1/09	A
		H 0 1 L 23/12	Q

審査請求 未請求 請求項の数15 O L (全 10 頁)

(21) 出願番号 特願2000-39737(P2000-39737)  
 (22) 出願日 平成12年2月14日 (2000. 2. 14)  
 (31) 優先権主張番号 特願平11-49450  
 (32) 優先日 平成11年2月26日 (1999. 2. 26)  
 (33) 優先権主張国 日本 (J P)

(71) 出願人 000005108  
 株式会社日立製作所  
 東京都千代田区神田駿河台四丁目6番地  
 (72) 発明者 成塚 康則  
 神奈川県横浜市戸塚区吉田町292番地 株  
 式会社日立製作所生産技術研究所内  
 (72) 発明者 伊藤 光子  
 神奈川県横浜市戸塚区吉田町292番地 株  
 式会社日立製作所生産技術研究所内  
 (74) 代理人 100075096  
 弁理士 作田 康夫

最終頁に続く

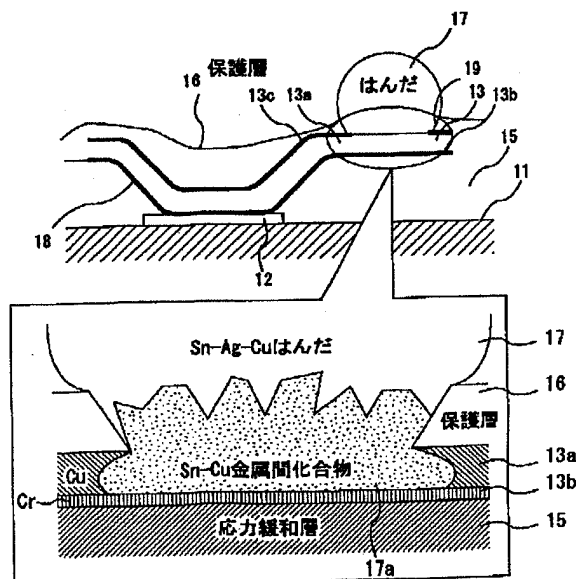
(54) 【発明の名称】 配線基板およびその製造方法、半導体装置およびその製造方法並びに電子機器

(57) 【要約】

【課題】 高い接続信頼性を備えた安価な高密度な配線基板および半導体装置並びにそれらの製造方法を提供することにある。

【解決手段】 本発明は、電極を有し、該電極を露出するように穴を形成した絶縁層を被覆した基板と、前記電極に接続され、前記絶縁層に密着されるCrまたはTiの層と該CrまたはTiの層の上に密着するCuの層とで積層して形成された配線と、該配線を覆ってはんだ接合用の穴を開けた保護膜と、該保護膜に開けられたはんだ接合用の穴に搭載され、前記配線におけるCuの層を拡散合金化させて前記CrまたはTiの層に到達せしめて接続させて構成した外部接続用のはんだとを有することを特徴とする。

図 1



## 【特許請求の範囲】

【請求項1】基板上に設けられた絶縁層と、Cuの層と、該Cuの層とその下部に存在する前記絶縁層との間に、前記Cuの層と前記絶縁層とを密着させる層として配されたCrまたはTiの層とを積層して形成した配線とを有し、

更に、外部接続用のはんだを、前記配線におけるCuの層について拡散合金化させて前記CrまたはTiの層に到達せしめて接続させて構成したことを特徴とする配線基板。

【請求項2】電極を有し、該電極を露出するように穴を形成した絶縁層を被覆した基板と、前記電極に接続され、前記絶縁層に密着されるCrまたはTiの層と該CrまたはTiの層の上に密着するCuの層とで積層して形成された配線と、

該配線を覆ってはんだ接合用の穴を開けた保護膜と、該保護膜に開けられたはんだ接合用の穴に搭載され、前記配線におけるCuの層を拡散合金化させて前記CrまたはTiの層に到達せしめて接続させて構成した外部接続用のはんだとを有することを特徴とする配線基板。

【請求項3】請求項1または2記載の外部接続用のはんだを、Snを含有するはんだで形成することを特徴とする配線基板。

【請求項4】請求項1または2記載の配線において、Cuの層の厚さが0.1 $\mu$ m程度～10 $\mu$ m程度であることを特徴とする配線基板。

【請求項5】請求項2記載の配線において、Cuの層と保護膜との間にCrの層を設けたことを特徴とする配線基板。

【請求項6】請求項1または2記載の絶縁層が有機樹脂層を含むことを特徴とする配線基板。

【請求項7】請求項1記載の外部接続用のはんだが、基板上の電極に接続された配線層に直接接続して構成することを特徴とする配線基板。

【請求項8】請求項1または2記載のCuの層と外部接続用のはんだとの間に、はんだの濡れ性を改善するために、Au層またはNi/Au層またはブリフラックスのような防錆層を設けたことを特徴とする配線基板。

【請求項9】請求項1～8の何れかに記載の配線基板における外部接続用のはんだを、電子部品に接続して構成したことを特徴とする電子機器。

【請求項10】基板上に絶縁層を形成する絶縁層形成工程と、

該絶縁層形成工程で形成された絶縁層上にCrまたはTiの層とCuの層とを積層して成膜し、配線を形成する配線形成工程と、

外部接続用のはんだを前記配線形成工程で形成された配線におけるCuの層について拡散合金化させて前記CrまたはTiの層に到達せしめて接続させるリフロー工程とを有することを特徴とする配線基板の製造方法。

【請求項11】電極を有する基板上に絶縁膜を被覆し、前記電極を露出するように穴を形成する絶縁膜形成工程と、

前記電極に接続され、前記絶縁層に密着されるCrまたはTiの層と該CrまたはTiの層の上に密着するCuの層とを積層して成膜し、配線を形成する配線形成工程と、

該配線形成工程で形成された配線を覆うように保護膜を形成し、はんだ接合用の穴を開ける保護膜形成工程と、外部接続用のはんだを前記保護膜形成工程で開けられたはんだ接合用の穴に搭載し、前記配線におけるCuの層について拡散合金化させて前記CrまたはTiの層に到達せしめて接続させるリフロー工程とを有することを特徴とする配線基板の製造方法。

【請求項12】電極を有し、該電極を露出するように穴を形成した絶縁層を被覆した半導体基板と、

前記電極に接続され、前記絶縁層に密着されるCrまたはTiの層と該CrまたはTiの層の上に密着するCuの層とで積層して形成された配線と、

該配線を覆ってはんだ接合用の穴を開けた保護膜と、該保護膜に開けられたはんだ接合用の穴に搭載され、前記配線におけるCuの層を拡散合金化させて前記CrまたはTiの層に到達せしめて接続させて構成された外部接続用のはんだとで構成したことを特徴とする半導体装置。

【請求項13】請求項12記載の配線において、Cuの層と保護膜との間にCrの層を設けたことを特徴とする半導体装置。

【請求項14】請求項12記載の絶縁層が有機樹脂層を含むことを特徴とする半導体装置。

【請求項15】請求項12～14の何れかに記載の半導体装置における外部接続用のはんだを、電子部品に接続実装して構成したことを特徴とする半導体装置実装構造体。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、LSIを基板上に搭載して機能させる電子機器全般に関する配線基板（回路基板）の構造およびその製造方法、半導体装置およびその製造方法並びに電子機器に適切な配線基板の構造およびその製造方法、半導体装置およびその製造方法並びに電子機器および半導体装置実装構造体に関する。

## 【0002】

【従来の技術】上記配線基板の従来技術としては、特開昭62-263661号公報がある。

【0003】この従来技術には、基板上で相互接続を行うための多層金属構造体において、上記基板上に付着されたTi、Ba、CrおよびTaの群から選ばれた接着

層と、上記接着層上に付着されたCu、Fe、Al、Ag、NiおよびAuの群から選ばれた応力緩和層と、Tiまたはジルコニウムからなるバリア層と、ぬれ可能な表面層とを有することが記載されている。

【0004】ところで、配線基板を外部回路と接続するために配線層とはんだとを直接接続すると、はんだ接続時、あるいはその後の経時的変化によりはんだの成分元素原子と配線層成分元素原子とが相互に拡散して配線構成材料が消失していく現象（はんだ食われ）が起こる。このような現象に伴って、はんだと配線の構成材から成る合金層が生成されるため、接続部分が脆く、高抵抗になるといった弊害が起こる。更に、はんだ食われが進行すると配線材の下面まではんだが到達し、配線材と下地との接着性が失われるため、接続部分が下地から剥離するという不良を発生する。

【0005】このため、通常、はんだ接続する部分で上記の不良が発生するのを防ぐために、2通りの対策を行っている。

【0006】一つの方法は、配線材の厚さを厚くすることにより、製造工程中及び機器使用中にはんだが配線の下面まで到達しないようにすることである。

【0007】もう一つの方法は、配線の上にはんだ食われに対して耐性が高い材料を被覆し、この材料の中ではんだの浸食を止めることで配線をはんだから保護することである。

【0008】前者の配線材の厚さを厚くする方法は、上記の接続部に生成する合金層による強度低下の問題に関しては改善されず、更に配線材の厚さが厚くなるためにその後の絶縁層の形成及び加工等他の工程に技術的困難を引き起こすことになる。

【0009】また、後者のはんだに対する耐性の高い層すなわちUBM（Under bump metal）あるいはBLM（Ball Limiting Metallurgy）と呼ばれるはんだ拡散バリア層を形成する方法は、一般に配線材としては使わない金属、例えば、Ni、Ni-Cr、Ni-Cu、Pt等の層を新たに形成加工する必要があり、工程が長くなる上に加工に関して高度な技術が必要になる。

【0010】他方、電子機器の高性能化及び多機能化に伴い、これに用いられる配線基板はそこに収納する配線の総配線長が急激に増大しつつあり、このため配線が微細になると共に多層化が強求められるようになってきた。更に、配線基板中の信号の伝送品質の点から、配線の形状及び位置精度等の点の要求が厳しくなってきた。このため、先進的な電子機器においては配線は電気的な特性から決まる仕様で形成し、接続部分は上記のはんだ耐性の高い材料で接続電極を別の層に形成する構造が主流になりつつある。

【0011】しかしながら、このような構造は上述のように、配線製造工程が長大化、高度化してその製造コストが顕著に増大するという課題を有していた。

【0012】更に今後の配線基板の微細配線化においては、はんだの接合電極の面積が小さな配線基板を接続する、いわゆるマイクロソルダリングが必要になり、UBMの金属組成や膜厚及びこれの加工に関しては一層高度な技術が必要になってくるという課題を有している。

【0013】本発明の目的は、上記課題を解決すべく、高い接続信頼性を備えた安価な高密度な配線基板および半導体装置を提供することにある。

【0014】また、本発明の他の目的は、高い接続信頼性を備えた高密度な配線基板および半導体装置を低コストで製造することができるようにした配線基板の製造方法および半導体装置の製造方法を提供することにある。

【0015】また、本発明の更に他の目的は、高い接続信頼性を備えた安価な高密度な配線基板および半導体装置を備えた電子機器および半導体装置実装構造体を提供することにある。

【0016】

【課題を解決するための手段】本発明は、上記目的を達成するために、基板上に設けられた絶縁層と、Cuの層と、該Cuの層とその下部に存在する前記絶縁層との間に、前記Cuの層と前記絶縁層とを密着させる層として配されたCrまたはTiの層とを積層して形成した配線とを有し、更に、外部接続用のはんだを、前記配線におけるCuの層について拡散合金化させて前記CrまたはTiの層に到達せしめて接続させて構成したことを特徴とする配線基板である。

【0017】また、本発明は、電極を有し、該電極を露出するように穴を形成した絶縁層を被覆した基板と、前記電極に接続され、前記絶縁層に密着されるCrまたはTiの層と該CrまたはTiの層の上に密着するCuの層とで積層して形成された配線と、該配線を覆ってはんだ接合用の穴を開けた保護膜と、該保護膜に開けられたはんだ接合用の穴に搭載され、前記配線におけるCuの層を拡散合金化させて前記CrまたはTiの層に到達せしめて接続させて構成した外部接続用のはんだとを有することを特徴とする配線基板である。

【0018】また、本発明は、前記配線基板の外部接続用のはんだを、Snを含有するはんだで形成することを特徴とする。また、本発明は、前記配線基板の配線において、Cuの層の厚さが0.1μm程度～10μm程度であることを特徴とする。また、本発明は、前記配線基板の配線において、Cuの層と保護膜との間にCrの層を設けたことを特徴とする。また、本発明は、前記配線基板の絶縁層が有機樹脂層を含むことを特徴とする。また、本発明は、前記配線基板の外部接続用のはんだが、基板上の電極に接続された配線層に直接接続して構成することを特徴とする。また、本発明は、前記配線基板の

Cuの層と外部接続用のはんだとの間に、はんだの濡れ性を改善するために、Au層またはNi/Au層またはプリフラックスのような防錆層を設けたことを特徴とする。

【0019】また、本発明は、前記配線基板における外部接続用のはんだを、電子部品に接続して構成したことを特徴とする電子機器である。

【0020】また、本発明は、基板上に絶縁層を形成する絶縁層形成工程と、該絶縁層形成工程で形成された絶縁層上にCrまたはTiの層とCuの層とを積層して成膜し、配線を形成する配線形成工程と、外部接続用のはんだを前記配線形成工程で形成された配線におけるCuの層を拡散進行（拡散合金化）させて前記CrまたはTiの層に到達せしめて接続させるリフロー工程とを有することを特徴とする配線基板の製造方法である。

【0021】また、本発明は、電極を有する基板上に絶縁膜を被覆し、前記電極を露出するように穴を形成する絶縁膜形成工程と、前記電極に接続され、前記絶縁層に密着されるCrまたはTiの層と該CrまたはTiの層の上に密着するCuの層とを積層して成膜し、配線を形成する配線形成工程と、該配線形成工程で形成された配線を覆うように保護膜を形成し、はんだ接合用の穴を開ける保護膜形成工程と、外部接続用のはんだを前記保護膜形成工程で開けられたはんだ接合用の穴に搭載し、前記配線におけるCuの層を拡散進行（拡散合金化）させて前記CrまたはTiの層に到達せしめて接続させるリフロー工程とを有することを特徴とする配線基板の製造方法である。

【0022】また、本発明は、電極を有し、該電極を露出するように穴を形成した絶縁層を被覆した半導体基板と、前記電極に接続され、前記絶縁層に密着されるCrまたはTiの層と該CrまたはTiの層の上に密着するCuの層とで積層して形成された配線と、該配線を覆ってはんだ接合用の穴を開けた保護膜と、該保護膜に開けられたはんだ接合用の穴に搭載され、前記配線におけるCuの層を拡散進行（拡散合金化）させて前記CrまたはTiの層に到達せしめて接続させて構成された外部接続用のはんだとで構成したことを特徴とする半導体装置である。

【0023】また、本発明は、前記半導体装置の配線において、Cuの層と保護膜との間にCrの層を設けたことを特徴とする。また、本発明は、前記半導体装置の絶縁層が有機樹脂層を含むことを特徴とする。

【0024】また、本発明は、前記半導体装置における外部接続用のはんだを、実装基板等の電子部品に接続実装して構成したことを特徴とする半導体装置実装構造体である。

【0025】以上説明したように、本発明によれば、UBMを成膜する必要が無いため、上記のようなUBM形成プロセス増加と技術的な困難さから開放される。ま

た、配線は接続部分とは無関係に電氣的に求められる厚さで形成することが可能となり、電気特性の改善が可能となる。更に全体プロセスが短くなって製造コストの点でも有利となる。

【0026】

【発明の実施の形態】本発明に係る配線基板および半導体装置並びに半導体装置実装構造体および電子機器の実施の形態について図面を用いて説明する。

【0027】本発明は、配線層下部に設けた配線と下地との密着力確保のために形成していた接着層金属とはんだ材料とに特定の組み合わせのものを使用することにより、接着層金属に接着機能とはんだ溶食耐性機能とを兼備させることができることを見出したことにある。

【0028】ところで、はんだ材料としては、最近では環境対応の観点から、PbフリーであるSn-Ag系のはんだが主流になろうとしている。何れにしても、Sn-Pb系のはんだも含むSnを含有するはんだにおいては、基本的には、Snと電極金属との合金化により接続が達成されるため、電極金属とSnとの合金形成の反応のはんだ食われに対する耐性を左右することになる。

【0029】本発明者等は、Cr及びTiがSnとの合金形成においてに対して非常に耐性が高いことが判ったため、これをはんだ接続用の電極とすることを検討したが、これらの金属は何れも化学的に非常に活性なため、大気中では瞬間的に酸化膜が形成されてしまい、融けたはんだをはじいてしまうために接続できないこと、及び通常の方法ではこの酸化膜を完全には除去できないことを確認した。

【0030】そこで、はんだと接合しやすい金属でこれらの金属の表面を被覆することを試み、被覆層としては酸化防止及びコスト等の点からCuが最も適当であることを見出した。

【0031】また、CrまたはTi層に対しては、上記の被覆層をはんだ付けの段階ではんだが突き抜けて、CrまたはTi層にはんだが到達していないと、接合の信頼性が不安定であることも見出した。これは、長期の使用中に被覆層中をはんだが拡散してCrまたはTi層に到達しても、時間をかけて被覆層を透過してくる酸素によりCrまたはTi層と被覆層との界面に極薄い酸化層が形成されてしまうことがあり、はんだが金属のCrまたはTi層に到達できないためであると推測される。このため、被覆層であるCu層の膜厚は、工程中で酸素を遮断する必要性から0.1μm以上、はんだ付けの際にはんだが突き抜ける必要があることから、厚くても10μm以下であることが必要である。

【0032】本発明は、これらの検討結果を勘案して考案されたものであり、CrまたはTi層を接着層及びはんだ拡散防止層として用いると共に、酸化防止のための被覆層として実用的には最も低抵抗の材料であるCuを適用したものである。そして、配線材料として、Cr/

Cu/CrまたはTi/Cu/Crの積層で構成し、これらの積層配線の一部のCu層を露出させ、この部分をそのままはんだ付け電極として用いるようにした。但し、そのためには上述のように、はんだ付け工程の段階でSnを含むはんだがCu層を突き抜けて接着層である下層のCrまたはTi層に確実に到達することが必要である。

【0033】本発明に係る配線基板および半導体装置は、図1に示すようにLSI（半導体チップ）やMCM用等の基板11と、該基板11上に形成されたAl、Au、Ag等の電極（パッド）12と、該電極12に接続された配線13と、該配線13と基板11との間に設けられたポリイミドやSiO<sub>2</sub>、SiN等からなる絶縁膜（応力緩和層の役目もする）15と、上記配線13の表面を保護し、しかもはんだ17を接続（接合）する部分を穴あけした保護膜16と、該保護膜16に穴あけられた部分に設けられ、実装基板等の外部回路の電極と接続実装されるはんだ17とによって構成される。

【0034】絶縁層15は、基板11と外部回路である実装基板との間の熱膨張の差などによってはんだ17の部分に加わる応力を緩和させるものである。

【0035】本発明に係る配線13は、外部回路と接続する部分に実用的には最も低抵抗の材料である0.1～10μm程度の厚さのCu層13aと、下地層15側に0.05～1.0μm程度の厚さのCuまたはTiの薄膜層13bと、保護膜16側に0.01～0.3μm程度の厚さのCrの薄膜層13cとを積層成膜して構成される。薄膜層13b、13cは、絶縁層15、保護膜16とCu層13aとに接着性の優れた接着性金属である。なお、保護膜16側の薄膜層13cをTiにした場合、選択除去が難しくなる。

【0036】特に、本発明に係る薄膜層13bとして、下地層（絶縁膜）15との接着性に優れ、しかもSnを含むはんだとの合金形成に対して非常に高い耐性を有するCrまたはTiの金属で形成した。しかし、これらCrまたはTiの金属は、何れも化学的に非常に活性のため、大気中では瞬間時に酸化膜が形成されてしまい、融けたはんだをはじいてしまい接続できないこと、および通常の方法ではこの酸化膜を完全に除去することができないことを確認した。そこで、はんだと接合しやすい金属でこれらのCrまたはTiの金属の表面を被覆することを試み、被覆層13aとして酸化防止およびコスト等の点からCuが最も適当であることを見出した。

【0037】次に、はんだ17を接続するまでの、配線基板および半導体装置の製造方法について図2を用いて説明する。

【0038】まず、図2（a）に示すように、基板11がLSIの場合には、Al等の電極12上で外部接続を行うために無機パッシベーション膜15をドライエッチングで電極（パッド）12を少なくとも部分的に露出さ

せる開口18が形成されている。

【0039】また、図2（a）に示すように、基板11がMCM（マルチチップモジュール：multi-chip module）用の配線基板の場合には、絶縁層15の材質にあった加工法で電極（パッド）12を少なくとも部分的に露出させる開口18が形成される。絶縁層15がポリイミド等のように有機材料であれば、フォトエッチング法で開口18を形成するかまたは絶縁層を印刷法で形成することで開口部18を形成する。無機絶縁層の場合もフォトエッチング法が適用できる。エッチングは、ウェットエッチングまたはドライエッチングの何れも適用可能である。なお、エッチングとして等方性エッチングにすれば、開口18は外側に向かって拡開した形状になる。また、エッチングとして異方性エッチングを用いても良い。

【0040】次に、Al等の電極12の表面にCrまたはTiの薄膜13bを成膜する際には、成膜直前にスパッタエッチ処理を行い、Al等の電極表面の酸化膜を除去してAl等の金属を露出させ、大気に晒すことなく、直ちに成膜を行う。酸化膜を除去しないと、この部分に数～数百Ωの高い抵抗を抱いてしまうことになる。

【0041】このように電極12の表面の酸化膜を除去した基板11を大気に晒すことなく、直ちに、図2（b）～図2（e）に示すように配線パターン13を形成する。

【0042】配線パターン13を形成する方法としては、2種類考えられる。第1の方法としては、図2（b）～図2（d）に示すように、最初からCrまたはTiの薄膜層20b/Cu層20a/Crの薄膜層20cと3層連続でスパッタ成膜し、次に、図2（e）に示すようにレジストマスク21を用いたフォトエッチングで不要部分を上層から順次除去する方法がある。第2の方法としては、CrまたはTiの薄膜層20b/Cu薄膜層（薄く形成：0.1～0.5μm程度）を連続スパッタ成膜し、次にセミアディティブ法のパターンCuめっき13aを行い、その後不要な薄膜層部分を除去する方法である。後者は、配線を酸化等から保護し、保護膜との接着力を向上させるために最後に薄くNiめっきを被覆する場合もある。

【0043】次に、配線パターン13が完成した後、図3（a）に示すように配線パターンの保護と電気的絶縁を兼ねてポリイミド等の有機またはSiO<sub>2</sub>等の無機の絶縁膜22を被覆し、図3（b）に示すようにはんだを接続する位置にレジストマスク23を用いたフォトエッチングプロセスで開口部（はんだ接合用の穴）19を形成し、配線13の表面を露出させる。この状態で、Crのエッチング液に漬けると保護膜（絶縁膜）16がマスクとなり、図3（c）に示す如く、上層のCr膜13cが保護膜16の開口部19の部分だけ除去され、Cu層13aが露出することになる。

【0044】次に、本発明の最も特徴とするはんだ17と配線のCu層との接合について説明する。はんだ材料としては、Snを含む材料も一般的で、Sn-Pb系のはんだははんだ材料としては最も広く用いられているが、環境対応の観点から、PbフリーであるSn-Ag系のはんだを用いることにした。

【0045】これらSnを含むはんだにおいては、基本的には、SnとCuとの合金化により接合が達成されるため、CuとSnとの合金形成の反応がはんだ食われに対する耐性を左右する。本発明者等は、Cr及びTiがSnとの合金形成において非常に耐性が高いことが判ったため、これをはんだ接合用の電極とすることを検討したが、これらの金属は何れも化学的に非常に活性なため、大気中では瞬間的に酸化膜が形成されてしまい、融けたはんだをはじいてしまうために接合できないこと、及び通常の方法ではこの酸化膜を完全には除去できないことを確認した。

【0046】そこで、はんだと接合しやすい金属でこれらの金属の表面を被覆することを試み、被覆層としては酸化防止及びコスト等の点からCuが最も適当であることを見出した。

【0047】そこで、図3(d)に示すように、PbフリーであるSn-Ag系のはんだを保護膜16に形成された開口部(はんだ接合用の穴)19に供給し、図3(e)に示すように、はんだリフロー条件ではんだ接合を行なう。

【0048】即ち、PbフリーはんだであるSn-Ag系のはんだの場合は融点が約230℃であり、基板11上の温度ばらつきを考慮してリフローは250℃程度で行われる。

【0049】そして、リフロー時間を、Cu層13aの厚さが3μm程度であれば、30秒程度、Cu層13aの厚さが5μm程度であれば、1分程度、Cu層13aの厚さが10μm程度であれば1分30秒から2分程度とすることによって、Snを含むはんだにおいては、基本的には、SnとCuとの合金化(Sn-Cu金属間化合物)17aにより接合が達成されてCrまたはTiの下層13bへ到達することができ、はんだがCrまたはTiの下層13bと接合されて接合強度および信頼性を確保することができる。

【0050】実際に、図1に拡大図で示すように、リフローによってはんだの主成分Snが、Cuと合金化して拡散進行し、Cr(Ti)層13bとはんだ接合され、それ以上は進行せず、耐性を有することになる。

【0051】次に、図4に示す如く、本発明に係る半導体装置の一実施例である配線とはんだとの接合構造体について説明する。基板11をSiウエハ、絶縁層15をポリイミド層、配線13をCr(0.1μm程度)薄膜層13b/Cu層13a/Cr(0.05μm程度)薄膜層13cの3層、保護膜16をポリイミド膜、はんだ

としてPbフリーであるSn-3Ag系とする。はんだボール径は、約270μm程度、UBM(Under bump metal)の径を、約250μm程度とする。

【0052】図5には、リフロー後の断面のSEM観察を示す。リフロー温度が約250℃で、リフロー時間が1分の場合では、UBM(Under bump metal)端部断面組織に示す如く、はんだがCu層中を拡散進行してCr(Ti)層13bに到達しているが、まだCu層が残っているため、EDX(エネルギー分散形X線分析法:energy dispersive X-ray spectroscopy)線分析によれば、Crのピークを示す位置近傍まではんだの主成分であるSnが進入してきて多く見られ、反面CuはCu層13aが僅かに残っている状態であることが分かる。リフロー温度が約250℃で、リフロー時間が20分程度になると、UBM端部断面組織に示す如く、はんだが合金化して拡散進行してCr(Ti)層13bに十分に到達し、Cr(Ti)層13bとはんだ接合され、それ以上は拡散が進行せず、はんだに対する耐性を有することになる。その結果、EDX線分析によれば、Crのピークを示す位置近傍ではんだの主成分であるSnが急激に減少してはんだの拡散がCr(Ti)層13bまで完全に進行しているが、それ以上は進行せず、耐性を有して接合信頼性を確保できたことが分かる。また、近傍に検出されるCuはSnとの金属間化合物である。

【0053】図6には、初期接合強度のリフロー時間依存性を示す。図6からも分かるように、リフロー時間が1~2分程度の場合、せん断強度が320(g/バンプ)程度を中心にばらつきが大きいことから、はんだが合金化して拡散進行してCr(Ti)層13bに十分に到達していないことが分かる。更に、リフロー時間が経過すると、せん断強度が290(g/バンプ)程度を中心にばらつきが減少し、はんだが合金化して拡散進行してCr(Ti)層13bに十分に到達し、Cr(Ti)層13bとはんだ接合されたことが分かる。

【0054】図7には、接合強度の信頼性(高温放置)を示す。図7からも分かるように、125℃高温放置、150℃高温放置、200℃高温放置においても、せん断強度が初期において320(g/バンプ)程度である状態から放置時間が約500時間以上経過しても、せん断強度240~250(g/バンプ)程度に低下するが安定した状態となり、接合強度の信頼性が低下することがなく、確保することができることが分かる。

【0055】特に、Sn-Ag系のはんだ17がリフローの段階(はんだ付けの段階)で上記Cuの被覆層13aを突き抜けて、Cr(Ti)層13bに到達していないと、接合の信頼性が不安定であることを見出した。これは、長期の使用中にCuの被覆層13a中をはんだが拡散してCr(Ti)層13bに到達しても、時間をか



けてCuの被覆層13aを透過してくる酸素によりCr(Ti)層13bとCuの被覆層13aとの界面に極薄い酸化層が形成されてしまい、はんだ17が金属のCr(Ti)層13bに到達できないためであると推測される。このため、被覆層であるCu層13aの膜厚は、リフロー工程中で酸素を遮断する必要性から0.1 $\mu$ m程度以上、はんだ付けの際にはんだが突き抜ける必要があることから、厚くても10 $\mu$ m程度以下であることが必要である。

【0056】本発明は、これらの検討結果を勘案して創生されたものであり、配線におけるCrまたはTi層13bを接着層及びはんだ拡散防止層として用いると共に、酸化防止のための被覆層13aとしてCuを適用したものである。

【0057】この構成は、Cr/Cu/CrまたはTi/Cu/Crの積層配線層であることから、本発明により、これらの積層配線13の一部のCu層13aを露出させ、この部分をそのままはんだ付け電極として用いることができるようになる。但し、そのためには上述のように、はんだ付け工程の段階でSnを含むはんだ17がCu層13aを突き抜けて接着層である下層のCrまたはTi層13bに確実に到達することが必要である。

【0058】なお、露出させたCu層13bの表面に、Au層またはNi/Au層またはプリフラックスのような防錆層を設けることによって、はんだの濡れ性を改善することができる。

【0059】また、上記実施の形態の場合、電極12に接続される配線13にはんだ17を直接接続する場合について説明したが、電極12と配線13との間を接続する別の配線層を設けてもよい。この場合、配線13は、電極状に形成することになる。しかし、別の配線層を設けるとその分プロセスが増大することになる。

【0060】他の実施の形態を図8に示す。

【0061】図8に示す如く、基板上の電極12が予め接続に適した配置で形成されている場合は、配線13を形成する必要がないため、外力及び雰囲気から基板を保護するための保護膜16の開口部19を電極12の直上に形成し、この開口部19及び開口部の縁の部分を利用して接続用の電極形成のため本特許の積層金属層であるCr層又はTi層13bを0.1 $\mu$ mの厚さで形成し、その上にCu層13aを0.5~3 $\mu$ mの厚さで形成し、更に最上層にCr13cを0.05~0.1 $\mu$ mの厚さで形成する。その後、形成したこれらの金属層をフォトリソグラフ技術によるレジスト形成を行った後、Cr層13c、13bを塩酸又はフェリシアン化カリウム系の液、Cu層13aを硝酸又は塩化第二鉄系の液により、不要部分を順次エッチングにより除去する。この場合、Crのエッチング液としてフェリシアン化カリウム系の液を用いると、サイドエッチングが殆ど起こらないため、1回のレジストパターン形成で電極パターンを形

成することが可能である。実際のはんだ接続にあたっては、最上層のCr膜13aをエッチング液で除去して乾燥させた後、直ちにフラックス20を塗布することで、Auのような高価な酸化防止膜を形成することなく、はんだ接続時の濡れ不足不良を防止することが可能である。

【0062】上記工程により形成した接続パッドに対してはんだ接続を行うと、前述の実施例の場合と異なり図9に示す如く接続パッドの側面にまで溶けたはんだが回り込む。従って、溶融はんだ耐性に劣る金属を構成材料として用いていると、横からのはんだによる電極の浸食が起こるために実質の接続パッド面積が小さくなってしまふことがあり、接続強度が低下する。しかし、本特許による上記の材料で構成された接続パッドは、溶融はんだ耐性がさほど優れているわけではないCu層13aが無くなっても、はんだ17はCr層又はTi層13bと接続し、更にCr層又はTi層13bは下の基板と接着しているため、接続強度の低下は殆ど起こらない。これは、Crが溶融はんだに対する耐性が非常に優れるためである。

【0063】今後の実装の高密度化の有力な方法として3次元実装が提案され、試作を行った例も報告されている。この実装に於いては、LSIチップの裏面から研磨を行いチップを非常に薄くした後、Si部分に電気的接続用の貫通穴を開けてこの穴を通して他のLSIと接続することになる。このため、接続の方法としていくつかの方法が試みられているが、最も実用的な方法は、はんだを用いる方法である。この方法では、図9に示す如くSi21を薄く研磨した後穴加工を行い、素子・配線層22側に設けてある接続用電極12とはんだで接続することになるため、従来と異なり電極12の裏面にはんだ17が接続することになる。この場合、LSIの製造プロセスで、電極12の膜厚を厚くすることは技術的に困難が伴う上、コストの点でも実用的でない。

【0064】そこで、本発明による材料構成のはんだ接続用の電極を用いると、配線として前記実施例に示したようなCu13aをCr層又はTi層13bで挟み込んだ積層配線13の構造とすることで、裏面からはんだ接合する場合でも、はんだ17側から見ると前記実施例ではんだ接続部分と全く同じ構成になる。従って、本発明による電極材料と構成を用いることで、図10に示す如く、Si21側及び素子・配線層22側のどちらからのはんだ接合にも対応できる構成を1層で実現することが可能である。

【0065】以上説明した本発明に係る配線基板または半導体装置のはんだを基板の電極等に接続実装することによって、電子機器または半導体装置実装構造体を構成することができる。この電子機器や半導体装置実装構造体が高性能化及び多機能化に伴って、配線が微細になると共に多層化が強く求められるようになってきたとして

も、外部との接続部の機能を確保することができる。

【0066】

【発明の効果】本発明によれば、高い接続信頼性を有し、しかも電気的特性を考慮した高密度な配線基板または半導体装置を容易に実現することができる効果を奏する。

【0067】また、本発明によれば、高い接続信頼性を有し、しかも電気的特性を考慮した高密度な配線基板または半導体装置をプロセスを短くして低コストで製造することができる効果を奏する。

【0068】また、本発明によれば、高い接続信頼性を有し、しかも電気的特性を考慮した安価な高密度な配線基板および半導体装置を備えた電子機器や半導体装置実装構造体を実現することができる効果を奏する。

【図面の簡単な説明】

【図1】本発明に係る配線基板および半導体装置の一実施例を示す断面図である。

【図2】本発明に係る配線基板および半導体装置の製造プロセスの一実施例の前半を説明するための図である。

【図3】本発明に係る配線基板および半導体装置の製造プロセスの一実施例の後半を説明するための図である。

【図4】本発明に係る配線基板および半導体装置の他の実施例を示す断面図である。

【図5】図4に示す実施例におけるリフロー後の断面のSEM観察を示す図である。

【図6】図4に示す実施例における初期接続強度のリフロー時間依存性について示す図である。

【図7】図4に示す実施例における高温放置の接続強度の信頼性を示す図である。

【図8】本発明に係る配線基板および半導体装置の一実施例を示す断面図である。

【図9】本発明に係る配線基板および半導体装置の一実施例を示す断面図である。

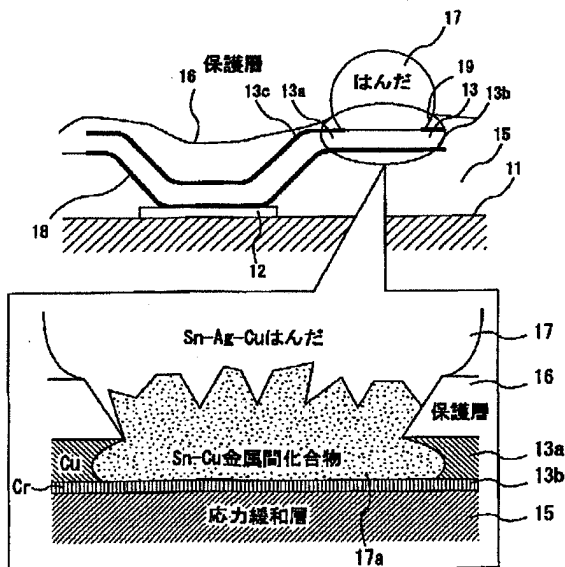
【図10】本発明に係る配線基板および半導体装置の一実施例を示す断面図である。

【符号の説明】

11…基板、12…電極（パッド）、13…配線（積層配線）、13a…Cuの層、13b…CrまたはTiの層、13c…Crの層、15…絶縁層（応力緩和層）、16…保護膜（保護層）、17…はんだ、17a…合金化（Sn-Cu金属間化合物）、18…開口、19…開口部（はんだ接合用の穴）

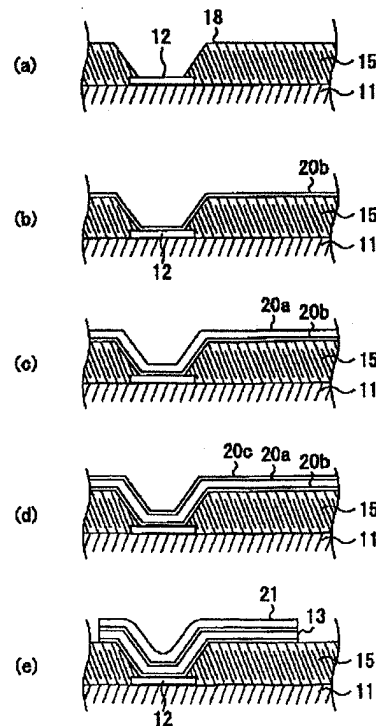
【図1】

図1



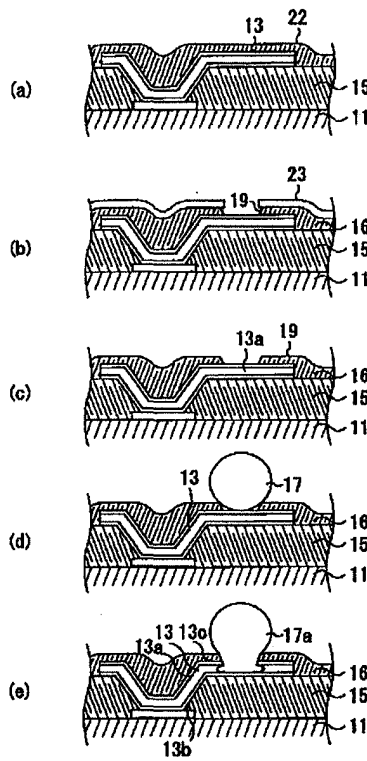
【図2】

図2



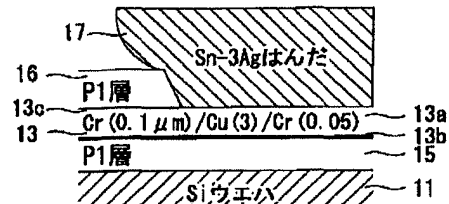
【図3】

図3



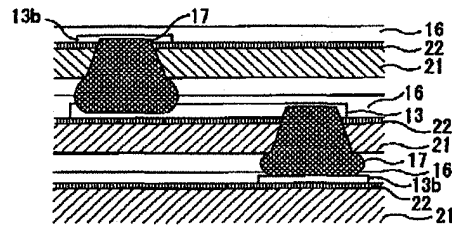
【図4】

図4



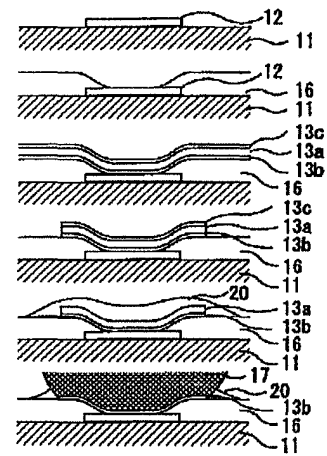
【図10】

図10



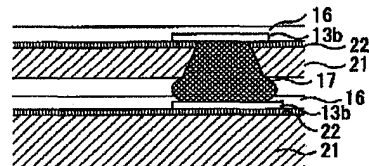
【図8】

図8



【図9】

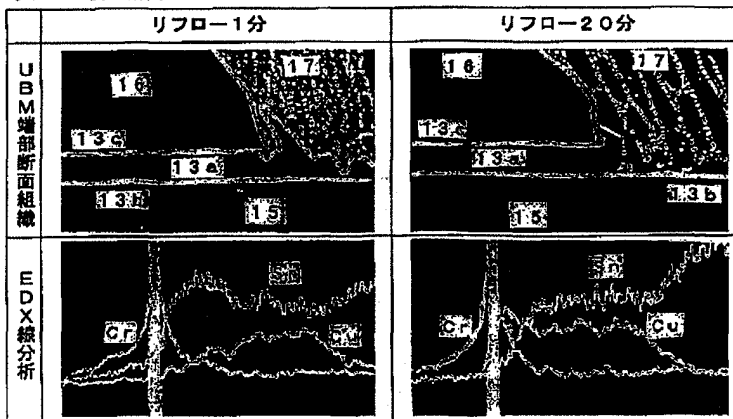
図9



【図5】

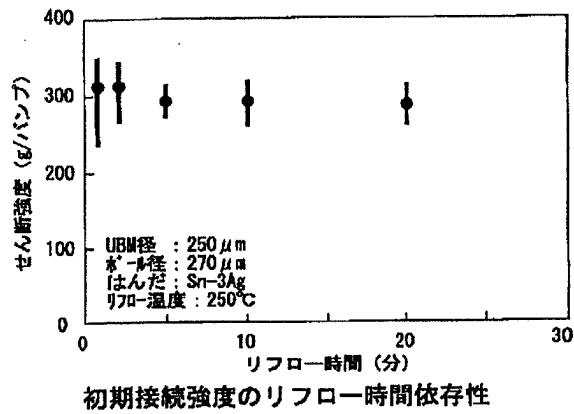
リフロー後の断面のSEM観察

リフロー温度：250℃



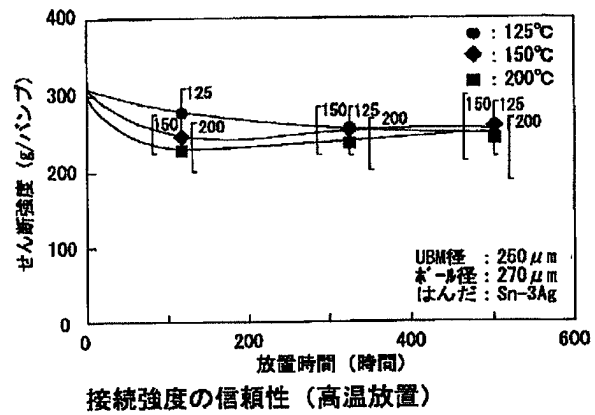
【図6】

図6



【図7】

図7



フロントページの続き

(72)発明者 山口 欣秀

神奈川県横浜市戸塚区吉田町292番地 株  
 式会社日立製作所生産技術研究所内

(72)発明者 天明 浩之

神奈川県横浜市戸塚区吉田町292番地 株  
 式会社日立製作所生産技術研究所内

Fターム(参考) 4E351 BB01 BB23 BB24 BB38 DD04  
 DD06 DD11 DD17 DD19 GG02  
 GG15